

MANUFACTURE OF SEMICONDUCTOR DEVICE

Patent Number: JP11135476
Publication date: 1999-05-21
Inventor(s): NISHIZAWA ATSUSHI;; YOSHIDA KAZUYOSHI
Applicant(s): NEC CORP
Requested Patent: ☐ JP11135476
Application Number: JP19970300249 19971031
Priority Number(s):
IPC Classification: H01L21/3065
EC Classification:
Equivalents: JP3303745B2

Abstract

PROBLEM TO BE SOLVED: To provide a method of dry-etching an organic anti-reflecting coating(ARC) and an underlying material precisely.

SOLUTION: A method consists of a process of forming an ARC 2 on an underlying material 1, a process of baking the ARC 2, a process of forming a resist film 3 thereon, a process of shaping the ARC 2 by etching using a mixture of O₂ gas and Cl₂ gas wherein the mixing ratio of O₂ is 30-70%, and a process of etching the underlying material 1. By optimizing the mixing ratio of O₂, it is possible to stop the etching at the surface of the underlying material, which is WSi, polysilicon or the like, while the surface of the underlying material is oxidized, easily permitting precise control of the size of the selectively etch-shaped ARC 2.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-135476

(43) 公開日 平成11年(1999) 5月21日

(51) Int.Cl.⁶

H 0 1 L 21/3065

識別記号

F I

H 0 1 L 21/302

J

審査請求 有 請求項の数 8 O L (全 10 頁)

(21) 出願番号 特願平9-300249

(22) 出願日 平成9年(1997)10月31日

特許法第30条第1項適用申請有り 1997年10月6日 半
導体製造者協議会発行の「半導体製造者協議会1997年 I
E E E国際シンポジウム会報」に発表

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 西沢 厚

東京都港区芝五丁目7番1号 日本電気株
式会社内

(72) 発明者 吉田 和由

東京都港区芝五丁目7番1号 日本電気株
式会社内

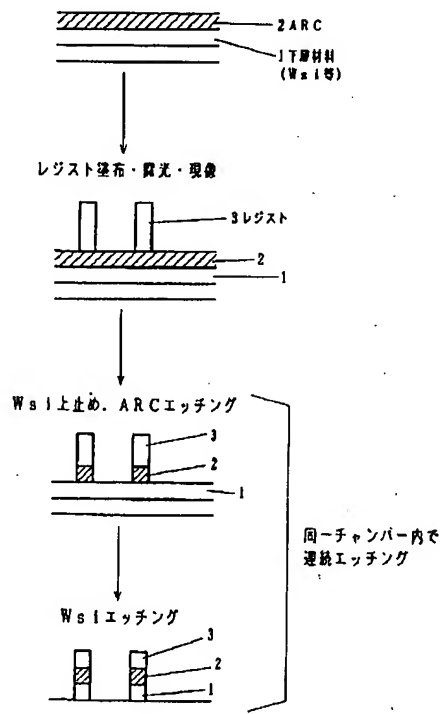
(74) 代理人 弁理士 畑 泰之

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 有機反射防止膜ARCとその下層材料のドラ
イエッチングを精度よく実施する。

【解決手段】 下層材料1上にARC 2を形成する工程
と、ARC 2をバークする工程と、その上にレジスト3
を形成する工程と、レジスト3をマスクとして、ARC
2をO₂ ガスの混合比が30～70%のO₂ ガスとC1
₂ ガスの混合ガスを用いて、エッチング加工する工程
と、下層材料1をエッチングする工程を有する。



【特許請求の範囲】

【請求項1】 ポリシリコン、金属シリサイド、又は、ポリシリコンと金属シリサイド膜の2層膜等の下層材料を加工する工程において、前記下層材料上に有機の反射防止膜を形成する工程と、前記反射防止膜をベークする工程と、前記反射防止膜上にフォトレジストパターンを形成する工程と、前記フォトレジストパターンをマスクとして、前記反射防止膜を O_2 （酸素）ガスとハロゲン系ガスとの混合ガスを用いてエッチング加工する工程とを含み、前記 O_2 ガスの混合比を30～70%としたことを特徴とする半導体装置の製造方法。

【請求項2】 ポリシリコン、金属シリサイド、又は、ポリシリコンと金属シリサイド膜の2層膜等の下層材料を加工する工程において、これらの下層材料表面を O_2 プラズマ処理、熱処理および、酸洗浄処理等の酸化手段により酸化膜を形成する工程と、前記酸化膜上に有機の反射防止膜を形成する工程と、前記反射防止膜をベークする工程と、前記反射防止膜上にフォトレジストパターンを形成する工程と、前記フォトレジストパターンをマスクとして、前記反射防止膜を O_2 （酸素）ガスとハロゲン系ガスとの混合ガスを用いてエッチング加工する工程とを含むことを特徴とする半導体装置の製造方法。

【請求項3】 前記 O_2 ガスの混合比を10～50%としたことを特徴とする請求項2記載の半導体装置の製造方法。

【請求項4】 前記ハロゲン系ガスは Cl_2 （塩素）ガスであることを特徴とする請求項1乃至3のいずれかに記載の半導体装置の製造方法。

【請求項5】 前記ハロゲン系ガスを N_2 （窒素）ガスにしたことを特徴とする請求項1乃至3のいずれかに記載の半導体装置の製造方法。

【請求項6】 前記反射防止膜をエッチング加工する工程に続き、前記下層材料表面の酸化膜層を除去するエッチング工程と、下層材料をエッチングする工程を設けたことを特徴とする請求項1乃至5のいずれかに記載の半導体装置の製造方法。

【請求項7】 前記反射防止膜をエッチング加工する工程と、下層材料をエッチングする工程とをドライエッチング装置の同一チャンバー内で、連続して行うことを特徴とする請求項1乃至6のいずれかに記載の半導体装置の製造方法。

【請求項8】 前記下地材料上に形成された自然酸化膜で下地材料のエッチングを停止させることを特徴とする請求項1乃至7のいずれかに記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置の製造方法に関し、特にフォトレジストをマスクとして、フォトレジスト下に形成した有機膜の反射防止膜（以下、A

RCという）および、その下の下層材料の加工方法に関する。

【0002】

【従来の技術】例えば、段差のある下地基板をエッチングする際、半導体集積回路の微細化に伴い、下地の段差の影響で、寸法制御性に問題が生じている。そこで、段差を有する下地基板上に、染料を含有する有機膜である反射防止膜（Anti-Reflective Coating）を形成する方法が、段差基板からの反射防止や、下地平坦化を目的として提案されている。以下、フォトレジストをマスクとした、有機膜のARCのエッチングの従来技術について説明する。

【0003】例えば、特開平2-244625号公報に多層レジストのドライエッチング法が記載されている。まず、図8の下地Si基板10上の有機膜である下層レジスト11上にスピンコーティングによりSOG（spin-on-glass）を塗布して、中間層12を形成し、さらに、通常のレジストから成る上層レジスト13を形成して、露光、現像を行い、上層レジスト13をマスクとして、RIE（反応性イオンエッチング）等により、中間層12をパターンニングし、下層レジスト11を酸素ガス（ O_2 ）、窒素ガス（ N_2 ）の混合ガスを用いてエッチングしている。 O_2 ガス単体のエッチングでは、サイドエッチング形状になるために、 O_2 ガスに Cl_2 ガスを1～99%混合し、サイドエッチングを抑制している。

【0004】しかしながら、ここで、 Cl_2 の混合比を最適化していないために、 Cl_2 の混合比を70%以上とすると、下地シリコン基板10が、 $SiCl_x$ 、 $SiOyClz$ 等が生成され、表面荒れ、および基板やられのモードが発生するという問題を生じる。図9に示した特開平6-20943号公報においても同様である。また、 O_2 の混合比を70%以上とすると、下地シリコン基板はエッチングされないが、フォトリソグラフィマスクからの寸法の変動が大きく、細ってしまう。あるいは、サイドエッチング形状となってしまうという欠点を生じる。これは、下地材料が、WSi（タングステンシリサイド）、W（タングステン）、Poly-Si（ポリシリコン）、TiSi（チタンシリサイド）、Al（アルミニウム）、Ti（チタン）、TiN（チッカチタン）等の材料においても同様である。

【0005】また、図10に示す特開平4-254327号公報では、反射防止被膜（ARC）26と下地の金属フィルム21を、ドライエッチングの処理ステップ数を減少するために、 CF_4 （四フッ化炭素）と CCl_4 （四塩化炭素）ガスを使用して、同時にエッチングしている。ここで、図11に示したように、下地に段差を生じる段差基板4の場合、この段差によって、ARC2に膜厚差が生じる。例えば段差部の凹部分6にARC2が厚く形成され、凸部分5には、薄く形成される。よっ

て、ARC2と下層材料1を同時にエッチングした場合、凹部分6、凸部分5で、互いに、ARC2の膜厚が異なるため、ARC2と下層材料1のエッチング時間が異なり、凹部分6をすべてエッチングしようとする、凸部分5は、過剰なオーバーエッチングになってしてしまう。そのため、下層材料1が、ノッチング形状などの異常形状になる、或いは、段差基板4が過剰にエッチングされてしまうという問題がある。

【0006】図12に示した特開平6-252044号公報では、ARCのエッチングにおいて、フォトレジストからの寸法の差を低減するために、 O_2 ガスにHBrガスを添加して、レジストからの寸法変動を抑制している。この場合においても、 O_2 ガス混合比の最適化、及びその時のARCのエッチング時に、ARCの下層材料がどのような影響を受けているのか、記載されていない。

【0007】上記した従来技術では、ARCのエッチングガスに、 O_2 とハロゲンガスを使用した場合、 O_2 の混合比が最適化されていないので、下地材料までエッチングされてしまったり、或いは、レジスト寸法に対して、ARCエッチング後の寸法変動が大きくなってしまふ等の欠点があった。

【0008】

【発明が解決しようとする課題】本発明は、上記した従来技術の欠点を改良し、特に段差が形成された下地材料上に塗布された反射防止膜をエッチングする際、下地材料のエッチングを防止すると共に、フォトレジスト寸法に対し正確に反射防止膜をエッチングする新規な半導体装置の製造方法を提供するものである。

【0009】

【課題を解決するための手段】本発明は、上記した目的を達成するため、基本的には、以下に記載されたような技術構成を採用するものである。すなわち、本発明に係わる半導体装置の製造方法の第1の態様としては、ポリシリコン、金属シリサイド、又は、ポリシリコンと金属シリサイド膜の2層膜等の下層材料を加工する工程において、前記下層材料上に有機の反射防止膜を形成する工程と、前記反射防止膜をベークする工程と、前記反射防止膜上にフォトレジストパターンを形成する工程と、前記フォトレジストパターンをマスクとして、前記反射防止膜を O_2 （酸素）ガスとハロゲン系ガスとの混合ガスを用いてエッチング加工する工程とを含み、前記 O_2 ガスの混合比を30～70%としたものであり、第2の態様としては、ポリシリコン、金属シリサイド、又は、ポリシリコンと金属シリサイド膜の2層膜等の下層材料を加工する工程において、これらの下層材料表面を O_2 プラズマ処理、熱処理および、酸洗浄処理等の酸化により酸化膜を形成する工程と、前記酸化膜上に有機の反射防止膜を形成する工程と、前記反射防止膜をベークする工程と、前記反射防止膜上にフォトレジストパターンを形

成する工程と、前記フォトレジストパターンをマスクとして、前記反射防止膜を O_2 （酸素）ガスとハロゲン系ガスとの混合ガスを用いてエッチング加工する工程とを含むものであり、第3の態様としては、前記 O_2 ガスの混合比を10～50%としたものであり、第4の態様としては、前記ハロゲン系ガスは Cl_2 （塩素）ガスであるものであり、第5の態様としては、前記ハロゲン系ガスを窒素（ N_2 ）ガスにしたものであり、第6の態様としては、前記反射防止膜をエッチング加工する工程に続き、前記下層材料表面の酸化膜層を除去するエッチング工程と、下層材料をエッチングする工程を設けたものであり、第7の態様としては、前記反射防止膜をエッチング加工する工程と、下層材料をエッチングする工程とをドライエッチング装置の同一チャンバー内で、連続して行うものであり、第8の態様としては、前記下地材料上に形成された自然酸化膜で下地材料のエッチングを停止させるものである。

【0010】

【発明の実施の形態】本発明に係わる半導体装置の製造方法は、上記したような技術構成を採用していることから、ARCのエッチングガスとして、 O_2 ガスと Cl_2 ガスの混合ガスを使用して、 O_2 の混合比を30～70%と限定して、下層材料のエッチングが進行しないように、かつ、レジスト寸法からの寸法変動を抑制した。また、スルーブットを向上させるために、ARCと下層材料を同一エッチングチャンバー内で連続してエッチングを実施した。又、あらかじめ、ARCの下層材料表面を O_2 プラズマ処理等により、酸化膜を形成して、ARCのエッチング時にその酸化膜でエッチングを止めるために、ARCのエッチングガスの O_2 混合比を低減した。その結果、レジスト寸法からの寸法の細りを抑制できた。なお、 Cl_2 ガスのかわりに他のハロゲン系のガス、例えばHBrガスを用いてもよいし、窒素（ N_2 ）ガスを用いてもよい。又、ヘリウム、アルゴンガス等の不活性ガスで希釈してもよい。

【0011】

【実施例】以下に、本発明に係る半導体装置の製造方法の具体例を図面を参照しながら詳細に説明する。図1乃至4及び図6は本発明の第1の具体例を示す図であり、特に、ポリシリコン、金属シリサイド、又はポリシリコンと金属シリサイド膜の2層膜等の下層材料1を加工する工程において、前記下層材料1上に有機の反射防止膜2を形成する工程と、前記反射防止膜2をベークする工程と、前記反射防止膜2上にフォトレジストパターン3を形成する工程と、前記フォトレジストパターン3をマスクとして、該前記反射防止膜2を O_2 （酸素）ガスとハロゲン系ガスとの混合ガスを用いてエッチング加工する工程とを含み、前記 O_2 ガスの混合比を30～70%としたことを特徴とする半導体装置の製造方法が示されている。

【0012】又、前記下地材料1上に形成された自然酸化膜7で下地材料1のエッチングを停止させる半導体装置の製造方法が示されている。まず、図1において、W Si等の下層材料1が表面に形成された半導体基板に、フェノール系、アクリル系、ノボラック系、ポリビニールフェノール系、これらのうち一つを含む有機膜の反射防止膜(ARC)2をスピンコーティング法により、塗布し、ベーキングを実施する。この時のARC2の塗布膜厚は、いかなる厚さでもよいが、通常、ARCの下層基板の反射率で決定し、500~3000Åである。

【0013】ARC2を形成後、レジスト3をスピンコーティング法により形成し、露光、現像を行う。そして、レジスト3をマスクとして、ICP(inductively coupled plasma)エッチング装置やRIEエッチング装置等を使用して、ARC2と下層材料1のエッチングを実施する。この時、ARC2のエッチングガスは、例えば Cl_2 (塩素)と O_2 (酸素)の混合ガスを使用し、下層材料1のエッチングには、 Cl_2 ガスを使って、同一エッチングチャンバー内で、エッチング加工する。ARC2のエッチング条件では、下層材料1のW Si等はエッチングされないように O_2 ガスの混合比を50%に制御する。

【0014】ここで、ARC2のエッチングを下層材料1上でエッチングストップさせるメリットについて図2を参照しながら説明する。段差を有する段差基板4の場合、段差部の凹部分6にARC2が厚く形成され、凸部分5には、薄く形成される。よって、ARC2のエッチング条件下で下層材料1もエッチングした場合、凹部分6、凸部分5で、互いに、ARC2の膜厚が異なるため、ARC2をエッチング除去する時間が凹6、凸部分5で異なるため、必然的に下層材料1のエッチング時間が異なってしまう。そうすると、凹部分6をすべてエッチングしようとする、凸部分5は、過剰なオーバーエッチングを必要とするため、下層材料1にノッチング形状等の形状異常を生じたり、段差基板4が過剰にエッチングされてしまうという問題が生じる。また、過剰なオーバーエッチングを必要とするため、寸法制御性も困難になるという問題を生じる。このような点から、下層材料1上でARC2のエッチングをストップさせることが有用である。

【0015】また、下層材料1上で、ARC2のエッチングをストップさせた場合においても、図6に示すように、 O_2 混合比が、80%以上となると、ARCのエッチング後の寸法が、レジスト寸法に比較して、0.06 μm 以上細まっている。この場合、ARCのエッチング条件として不適当である。そこで、本発明では、下層材料1上でエッチングがストップし、かつ寸法制御性が可能となるようにARCのエッチングガスの O_2 の混合比を30~70%と最適化した。図6には、ARCのエッチングガスに Cl_2 と O_2 の混合ガスを使用した場

合の O_2 ガスの割合と下層材料W Siの表面状態と寸法変動(CD shift)との関係を示したが、Poly-Si等の材料も同様な結果が得られた。

【0016】図7を更に詳しく説明すると、横軸は酸素 O_2 ガスの割合、縦軸は(エッチング寸法-ホトレジスト後の寸法)、即ちARC2のエッチング寸法がホトレジストの寸法に対しどの程度変化しているかを示す寸法変動(critical Dimension)を示し、図6からわかるように、酸素 O_2 ガスが30~70%の範囲で所定の規格内におさまっており、且つ下層材料1上でエッチングが止まることが示されている。

【0017】図3は下層材料1のエッチングストップについて説明した図であり右側の図に示した通り、下層材料1上に形成された自然酸化膜7を除去すると、酸素ガス50%の条件でARCエッチングした際、下層材料1がエッチングされる状態を示している。これに対し、左側の図に示したように自然酸化膜7を除去せず、ARCエッチングした場合、下層材料1上の自然酸化膜7によりエッチングがストップし、更にARC2のエッチングが完了した時、自然酸化膜7上に酸化膜8が形成され、下層材料1上でエッチングがストップする状態を示している。

【0018】図4は、XPS(X線励起光電子分光法)分析によりARC2のエッチング後の下層材料1表面の状態を示したグラフであり、下層材料1にW Siを使用した場合の、ARC2のエッチング後の表面は、エッチング処理なしのサンプルと比較すると、Si-Siのピーク強度が減少し、代わって、Si-Oのスペクトルピーク強度が顕著となっている。このことから、下層材料1の表面に酸化膜8が成長していることがわかる。よって、本発明は、W Si等の下層材料1表面に形成されている自然酸化膜7上でARC2のエッチングがストップするような、最適な O_2 の混合比30~70%とすることを特徴としている。

【0019】さらに、ARC2と下層材料1を同一エッチングチャンバー内で、連続エッチングするために、上述した下層材料1表面上に形成された、酸化膜8を除去するステップを設けることを特徴としている。ここで、酸化膜7、8層を除去しないと、それがマスクとなって、エッチング残さが生じてしまう。そこで、本発明では、ARC2のエッチング工程と、下層材料表面酸化膜7、8除去工程と、下層材料1のエッチング工程からなることを特徴としている。

【0020】また、下層材料1表面に形成された酸化膜7、8を Cl_2 等のガス系で、下層材料1と形成された酸化膜8との選択比を2以下と低い条件で、表面酸化膜7、8層、下層材料1のエッチングを同条件で実施しても残さのない良好なエッチング形状が得られる。次に、本発明の第2の具体例を図5及び図7を参照して説明する。

【0021】まず、下層材料1の表面を、 O_2 プラズマ処理、酸化雰囲気による熱処理、 H_2SO_4 、 HCl 、 HNO_3 等の酸洗浄処理により下層材料1の表面に強制的に酸化膜8を形成する。第1の具体例と同様に、ARC2、レジスト3のパターニングを実施後、ARC2のエッチング、下層材料1の表面酸化膜8のエッチング、下層材料1のエッチングを、第1の具体例と同様に、ドライエッチング装置の同一チャンバー内で実施する。この時、 SiO_2 の膜厚50～100Åの場合、ARCのエッチング工程で、図7に示したように、 O_2 の混合比が、10%以上で、形成された酸化膜8でエッチングがストップし、しかも下層材料1はエッチングされない。このため、ARCのエッチングにおいて、 O_2 の混合比を10%と低減できるので、過剰のオーバーエッチングを実施しても、寸法が細らないという利点がある。

【0022】

【発明の効果】本発明は、以上説明したように以下に示される効果を奏する。ARCのエッチングを O_2 と Cl_2 ガスの混合ガスを用いて、 O_2 混合比を30～70%と最適化することで、下層材料の WSi や $Polysil$ 等の表面で、エッチングがストップし、さらに、下層材料表面が酸化するようにしたので、ARCのエッチング自体の寸法制御を容易にできる。このときレジストからの寸法変動をプラス、マイナス10%以内に制御できる。さらに、下層材料がエッチングされないので、下層材料のエッチングも容易に加工できる。ARCのエッチング後に、下層材料表面に形成された酸化膜をエッチング除去するステップを設けたので、同一チャンバー内でエッチング加工できるようにした。その結果、スループットの向上、さらには大気中放出による、ゴミおよび表面の汚染等を防止できた。

【0023】また、ARCの形成前に、下層材料の表面を強制的に酸化させる工程を有することで、下層材料上で、ARCのエッチングをストップさせる条件が広げられ、プロセスマージン拡大を達成できた。さらに、 O_2 混合比をさげることで、ARCのエッチング時に、過剰なオーバーエッチングを行っても、寸法の細りが低減さ

れ、寸法精度を保つことが可能となった。

【図面の簡単な説明】

【図1】本発明の第1の具体例の断面構造と工程を示す図である。

【図2】本発明の第1の具体例を段差基板上に適用した例を示す図である。

【図3】本発明の第1の具体例のメカニズムとARCと下層材料のエッチングプロセスを示す図である。

【図4】ARCエッチング後の WSi 表面のXPS分析結果を示すグラフである。

【図5】本発明の第2の具体例を示す図である。

【図6】ARCエッチングの O_2 混合比によるレジスト寸法からの寸法変動と下層材料の状態を示すグラフである。

【図7】下層材料を O_2 プラズマ処理し、酸化した時のARCのエッチングの O_2 混合比によるレジスト寸法からの寸法変動と下層材料の表面状態を示すグラフである。

【図8】第1の従来技術を示す断面図である。

【図9】第2の従来技術の各処理工程を示す断面図である。

【図10】第3の従来技術の各処理工程を示す断面図とフローチャートである。

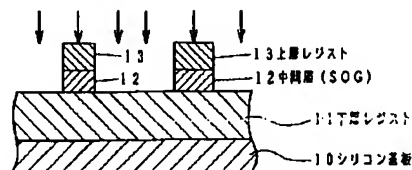
【図11】第4の従来技術の他の処理工程を示す断面図である。

【図12】第5の従来技術の処理工程を示す断面図である。

【符号の説明】

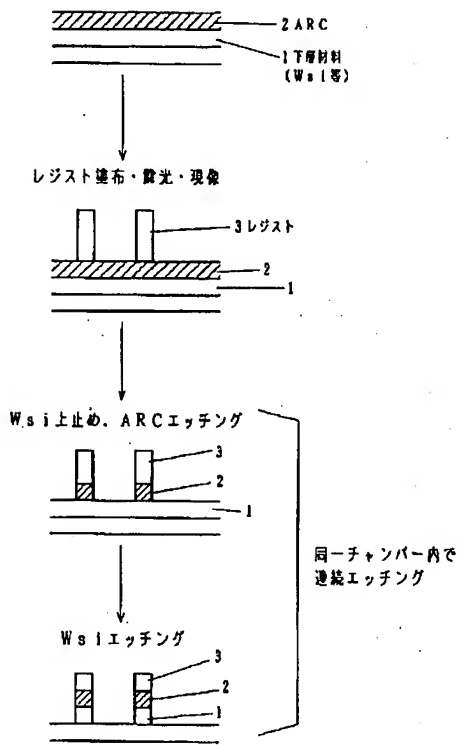
- 1・・・下層材料
- 2・・・ARC
- 3・・・レジスト
- 4・・・段差基板
- 5・・・凸部分
- 6・・・凹部分
- 7・・・自然酸化膜
- 8・・・酸化膜

【図8】

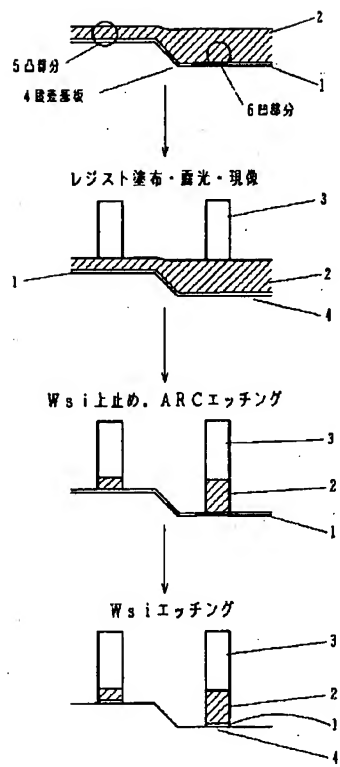


特開平2-244625

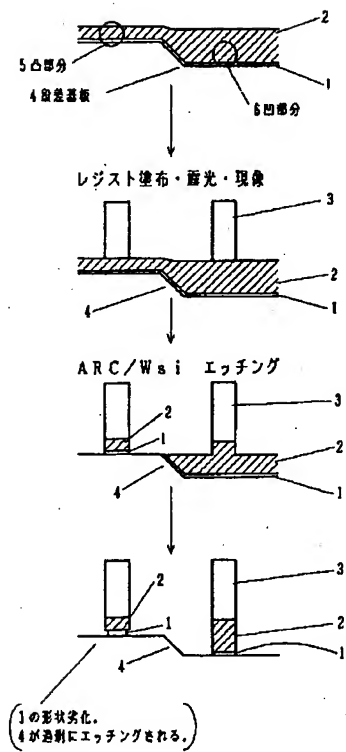
【図1】



【図2】

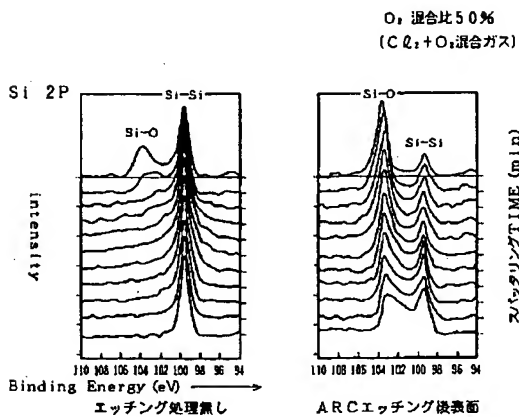


【図11】

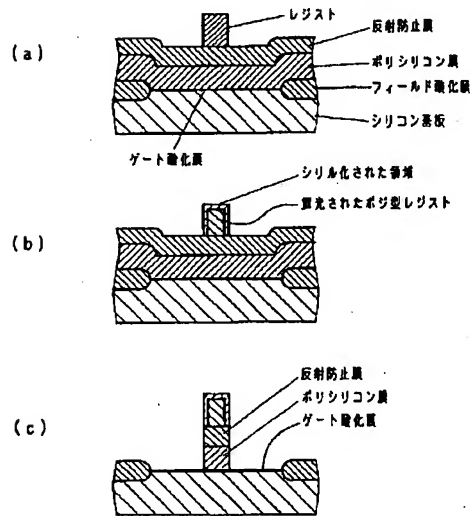


【図4】

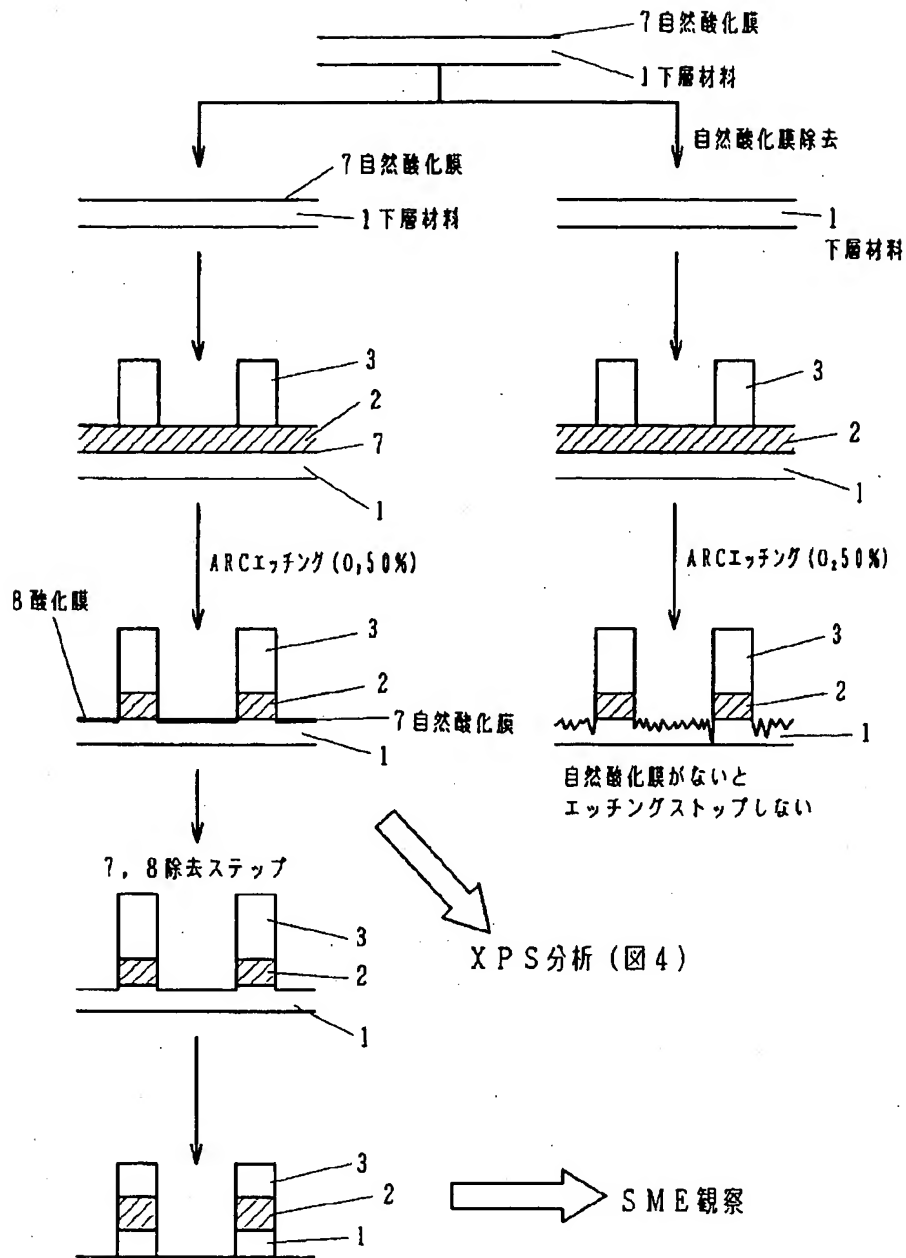
WSi表面のSi 2Pスペクトル変化



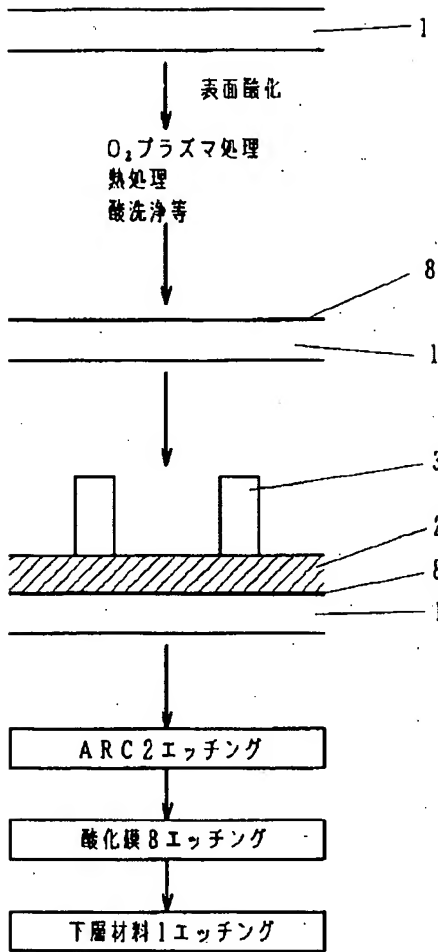
【図9】



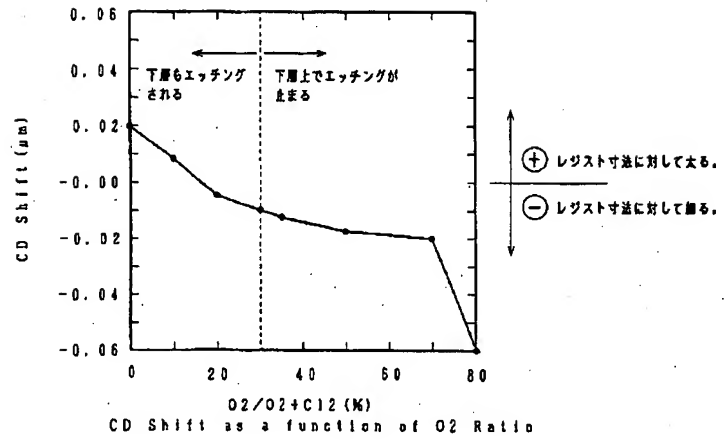
【図3】



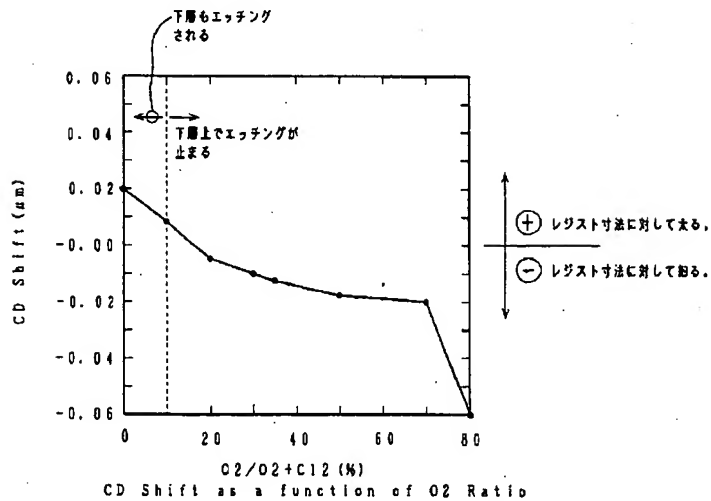
【図5】



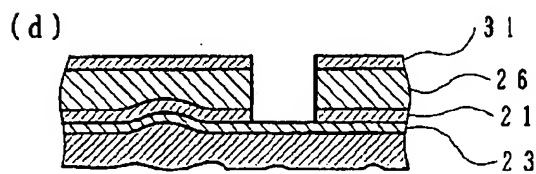
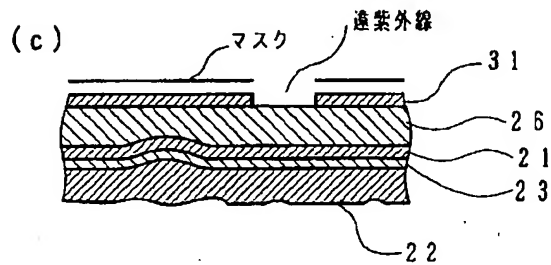
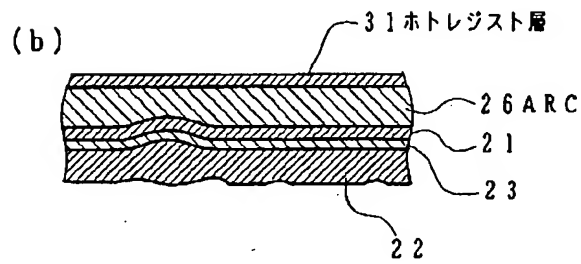
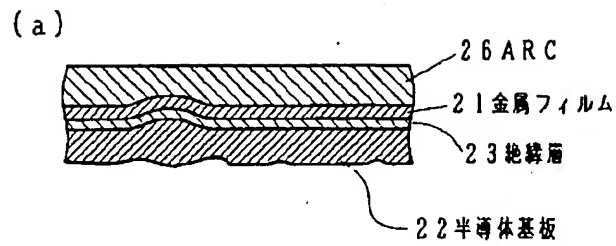
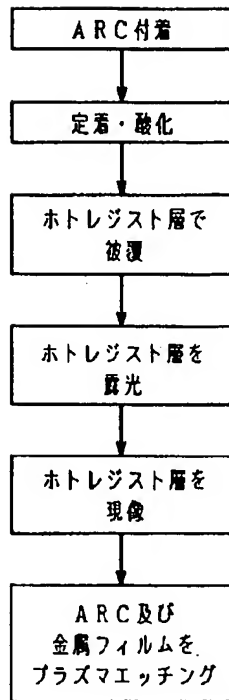
【図6】



【図7】



【図10】



特開平4-254327

【図12】

